

# BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-373924

(P2002-373924A)

(43) 公開日 平成14年12月26日 (2002. 12. 26)

(51) Int.Cl.

識別記号

F I

テーマコード(参考)

H 0 1 L 21/66

H 0 1 L 21/66

B 2 G 0 0 3

G 0 1 R 1/073

G 0 1 R 1/073

E 2 G 0 1 1

31/28

31/28

J 4 M 1 0 6

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号

特願2001-181699(P2001-181699)

(22) 出願日

平成13年6月15日 (2001. 6. 15)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町 6 番地

(72) 発明者 手賀 仁

鹿児島県国分市山下町 1 番 1 号 京セラ株

式会社鹿児島国分工場内

F ターム(参考) 2G003 AA07 AA10 AB01 AC01 AF06

AG04 AG12 AG20

2G011 AA16 AA21 AB01 AC06 AC14

AE03 AF07

4M106 AA01 BA01 DD10 DD13 DD17

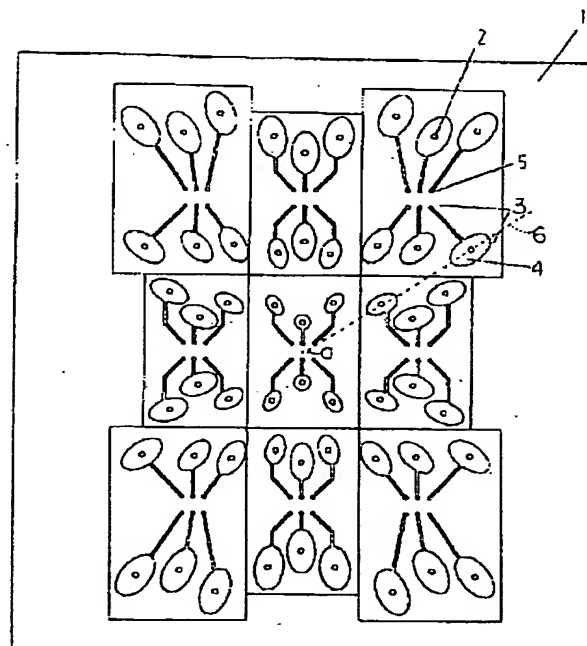
DD30

(54) 【発明の名称】 フローブカード

(57) 【要約】

【課題】 半導体集積回路を一括で正確に電気検査できるとともに、高密度配線された薄膜プローブ電極を有する大型のフローブカードを提供すること。

【解決手段】 薄膜プローブ電極 3 は半導体集積回路の電極パッドに接触させる導体バンプ 5 と貫通導体 2 に引き出し線を介して接続された接続パッド 4 とから構成されており、接続パッド 4 の外形寸法はセラミック多層基板 1 の中心からの距離に比例して漸次大きくなっており、接続パッド 4 の形状はセラミック多層基板 1 の中心部で略円形であるとともにその周囲でセラミック多層基板 1 の中心からの放射線方向に長軸を有する略楕円状である。



## 【特許請求の範囲】

【請求項1】 セラミック多層基板の主面に、半導体ウエハに形成された複数の半導体集積回路の電極パッドに接触させて前記半導体集積回路の動作試験を行なうための薄膜プローブ電極が複数形成され、かつ前記セラミック多層基板の内部に、前記薄膜プローブ電極に電気的に接続された貫通導体および該貫通導体に接続されて前記薄膜プローブ電極に動作試験用の信号を送送する内部配線層が形成されたプローブカードであって、前記薄膜プローブ電極は前記半導体集積回路の電極パッドに接触させる導体パンプと前記貫通導体に引き出し線を介して接続された接続パッドとから構成されており、該接続パッドの外形寸法は前記セラミック多層基板の中心からの距離に比例して漸次大きくなっており、前記接続パッドの形状は前記セラミック多層基板の中心部で略円形であるとともにその周囲で前記セラミック多層基板の中心からの放射線方向に長軸を有する略楕円状であることを特徴とするプローブカード。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子を一括して測定検査するためのプローブカードに関するものである。

【0002】

【従来の技術】従来、半導体素子を搭載した半導体装置は、半導体素子とリードフレームとがワイヤボンディングによって電気的に接続された後、半導体素子およびリードフレームが樹脂封止またはセラミック容器内に収納封止された状態で供給され、外部のプリント基板等に実装される。近年、半導体装置の小型化の要求から、フリップチップと呼ばれる半導体素子をそのままセラミック基板やプリント基板に実装する構成が採用されつつある。

【0003】Siウエハ等の半導体ウエハに多数個同時に形成される大規模集積回路を有する半導体素子には、半導体ウエハ上で作製される初期段階より異物の付着などに起因する電気不良等によって、ほぼ一定の割合で不良品が含まれている。そして、従来は半導体ウエハから個片に切り出してから、個々の半導体素子の電気検査等が行なわれていた。このため検査時間およびコストが非常にかかるという問題があった。

【0004】この問題を解消するために、半導体ウエハのまま多数の半導体素子を同時に電気検査を行なうことができるプローブカードが提案されている（特開平7-231019号公報参照）。

【0005】このプローブカードには、セラミック多層基板を用いたものがあり、そのセラミック多層基板は以下のようにして製造される。

【0006】[1] セラミックグリーンシートに上下面間の電気的導通をとるための貫通孔を形成し、このセラ

ミックグリーンシートの貫通孔や配線パターン部にタングステン（W）から成る導体ペーストを印刷塗布する。

【0007】[2] このセラミックグリーンシートを配線パターンが電気的に接続されるように積層し、約1500℃の温度で焼成する。

【0008】このように製造されたセラミック多層基板は約1500℃の温度で焼結されるため、セラミックグリーンシートの大きさが全体的に約8割の大きさに収縮する。このため、求めるセラミック多層基板は、焼結による収縮を見込んで設計される。しかしながら、セラミックグリーンシートの製造ロットや焼成炉に入れる焼成ロット毎に、セラミック多層基板の寸法や表面における貫通導体（ビア導体）の位置（絶対座標）に大きな製造ばらつき（収縮ばらつき）が発生してしまう。

【0009】一方、半導体ウエハに多数個同時に形成される半導体素子は、その回路パターンが微細かつ高精度に形成されるため、多数の半導体素子を一括して電気測定検査するためには、微細で絶対座標に対して高精度に配置形成されたプローブ電極をセラミック多層基板の表面に形成する必要がある。これを実現するために、焼成後のセラミック多層基板の表面に薄膜形成技術によって形成されたプローブ電極を備えたプローブカードが提案されている（特開平11-160356号公報参照）。

【0010】また、近年、半導体ウエハの大型化が進み、これに伴いプローブカードの大きさもできる限り大きなもの、できれば半導体ウエハ全体を一括して電気検査できるプローブカードが要求されている。

【0011】

【発明が解決しようとする課題】しかしながら、プローブカードとして用いるセラミック多層基板を大きくすると、特に四角形のものの1辺が75mmを超える大きさにすると、収縮ばらつきも大きくなり、これによってセラミック多層基板表面のビア導体の座標が設計座標から大きくずれてしまう。このため、焼成後のセラミック多層基板の表面に薄膜形成技術によって形成されるプローブ電極の接続パッドとビア導体が接続されないという問題があった。

【0012】この問題を解決するために、収縮ばらつきによるビア導体の設計座標からの位置ずれが発生しても、ビア導体とプローブ電極の接続パッドとが接続されるように全ての接続パッドの直径を大きくすることが考えられる。しかしながら、接続パッドの直径が大きくなると、1つの半導体素子の面積と同じ面積で、1つの半導体素子の全ての電極と接続できるように全てのプローブ電極を形成することができなくなる。その結果、多数の半導体素子を一括的に電気検査する大型のプローブカードが作製できなくなる。また、一方では、半導体素子の高密度化に伴い、プローブカードにも高密度配線が必要とされている。

【0013】従って、本発明は上記事情に鑑みて完成されたものであり、その目的は、半導体ウエハ上に形成された多数の半導体素子の回路を、一括して電気検査が行える大型のプロブカードを提供することにある。

【0014】

【課題を解決するための手段】本発明のプロブカードは、セラミック多層基板の主面に、半導体ウエハに形成された複数の半導体集積回路の電極パッドに接触させて前記半導体集積回路の動作試験を行なうための薄膜プローブ電極が複数形成され、かつ前記セラミック多層基板の内部に、前記薄膜プローブ電極に電気的に接続された貫通導体および該貫通導体に接続されて前記薄膜プローブ電極に動作試験用の信号を伝送する内部配線層が形成されたプロブカードであって、前記薄膜プローブ電極は前記半導体集積回路の電極パッドに接触させる導体バンプと前記貫通導体に引き出し線を介して接続された接続パッドとから構成されており、該接続パッドの外形状は前記セラミック多層基板の中心からの距離に比例して漸次大きくなっており、前記接続パッドの形状は前記セラミック多層基板の中心部で略円形であるとともにその周囲で前記セラミック多層基板の中心からの放射線方向に長軸を有する略楕円状であることを特徴とする。

【0015】本発明のプロブカードは、セラミック多層基板の焼結による収縮ばらつきについて、長年にわたって得られた経験則を基に得られたものである。即ち、セラミック多層基板は、その中心よりほぼ同心円状に収縮するため、表面に形成された貫通導体の開口部は、中心からの放射線上において中心に向かうように設計座標の位置からずれる。また、外周側にいくほど収縮による位置ずれは大きくなる。即ち、セラミック多層基板の表面に形成された貫通導体の開口部は、セラミック多層基板の中央部において設計座標の位置からのばらつきが小さく、セラミック多層基板の外周端部に向かうに従って設計座標の位置からのばらつきが大きくなる。

【0016】従って、薄膜プローブ電極の外形状が、セラミック多層基板の中心からの距離に比例して漸次大きくなっていることから、貫通導体および内部配線層が形成されたセラミック多層基板の主面にマスクを用いた薄膜形成法により薄膜プローブ電極を形成する際に、貫通導体の開口部が設計位置からずれたとしても、接続パッドの外形状はセラミック多層基板の各個所でのずれの度合いを見込んだものとなっているので、貫通導体の開口部に接続パッドをほぼ正確に位置合わせして接続させることができる。

【0017】さらに、セラミック多層基板の表面に形成された貫通導体の開口部は、中心からの放射線上において中心に向かうように設計座標の位置からずれる性質を利用すれば、接続パッドの形状を中心部の周囲でセラミック多層基板の中心からの放射線方向に長軸を有する略楕円状とすることにより、接続ビアとほぼ正確に接続

されることとなる。これにより、薄膜プローブ電極の占有面積を同じにする場合よりも薄膜プローブ電極の占有面積をさらに小さくでき、また貫通導体と接続パッドが確実に接続される大型のプロブカードを提供することができる。

【0018】

【発明の実施の形態】本発明のプロブカードについて以下に説明する。図1は、本発明のプロブカードを模式的に示す平面図である。同図において、1はセラミック多層基板、2はビアホール、スルーホール等の貫通導体、3は薄膜プローブ電極、4は薄膜プローブ電極3の接続パッド、5は薄膜プローブ電極3における半導体集積回路の電極に接触される導体バンプである。

【0019】本発明において、図1に示すように、薄膜プローブ電極3は、半導体集積回路の電極パッドに接触される導体バンプ5と、貫通導体2に接続され、中心部で略円形であるとともにその周囲で略楕円状である接続パッド4と、導体バンプ5および接続パッド4を接続する引き出し線とから構成されている。

【0020】本発明のセラミック多層基板1は、例えばムライト( $3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$ )質焼結体、酸化アルミニウム( $\text{Al}_2\text{O}_3$ )質焼結体、窒化アルミニウム( $\text{AlN}$ )質焼結体、炭化珪素( $\text{SiC}$ )質焼結体、ガラスセラミックス焼結体、窒化珪素( $\text{Si}_3\text{N}_4$ )質焼結体のうち少なくとも1種より成るのがよい。特にセラミック多層基板1はムライト質焼結体で形成するのがより好ましく、熱膨張係数が約 $4.3 \times 10^{-6}/^\circ\text{C}$ となり半導体集積回路が形成されるSiウエハとほぼ同じとなる。そのため、加熱導通試験(バーンイン試験)等に用いる際、熱膨張係数の差によって半導体集積回路の電極と導体バンプ5との接続が外れることもなくなり、安定した電気検査を行なうことが可能となる。

【0021】また、セラミック多層基板1の薄膜プローブ電極3が形成される側の主面は、表面研磨装置等によって算術平均粗さRaが $0.01 \sim 0.3 \mu\text{m}$ になるように研磨されているのがよい。 $0.01 \mu\text{m}$ 未満では、表面の平滑性の上では好ましいが、研磨工程での研磨圧および研磨熱によって応力が発生し、セラミック多層基板1に反りが発生し易い。この反りによって複数の半導体集積回路に一括して接続することが困難になる。また、平滑になり過ぎると、薄膜層よりなる薄膜プローブ電極3とセラミック多層基板1の主面との接触面積が小さくなり、いわゆるアンカー効果が小さくなって、セラミック多層基板1と薄膜プローブ電極3との密着強度が低下してしまう。一方、 $0.3 \mu\text{m}$ を超えると、薄膜層から成る薄膜プローブ電極3が断線し易くなる。

【0022】セラミック多層基板1の平面視における形状は、長方形、正方形、六角形、八角形、多角形、円形、楕円形等の種々の形状とし得る。

【0023】薄膜プローブ電極3は、蒸着法、スパッタ

リング法、CVD法、メッキ法等の薄膜形成法により成膜され、フォトリソグラフィ法、エッチング法、リフトオフ法等によってパターン加工される。また、薄膜プローブ電極3は例えば下層側より密着金属層、拡散防止層、主導体層の3層からなり、密着金属層はTi, Cr, Ta, Nb, Ni-Cr合金, Ti-W合金またはTa<sub>2</sub>N等のうち少なくとも1種より形成される。密着金属層の厚さは0.01~0.2μm程度が良い。0.01μm未満では、強固に密着することが困難となり、0.2μmを超えると、成膜時の内部応力によって剥離が生じ易くなる。

【0024】拡散防止層はPt, Pd, Rh, Ru, Ni, Ni-Cr合金またはTi-W合金等のうち少なくとも1種からなる。拡散防止層の厚さは0.05~3μm程度が良く、0.05μm未満では、ピンホール等の欠陥のために拡散防止層としての機能を果たしにくくなり、3μmを超えると、成膜時の内部応力により剥離が生じ易くなる。

【0025】主導体層は、Cu, Ni, AuまたはAg等のうち少なくとも1種より形成される。主導体層にCuを用いた場合、酸化されないようにNiメッキ層およびAuメッキ層の表面仕上げを行なうのがよい。また、主導体層の厚さは0.1~5μm程度が良い。0.1μm未満では、電気抵抗が大きくなる傾向にあり、5μmを超えると、成膜時の内部応力により剥離を生じ易くなり、また主導体層の多くは貴金属で高価であることから、より薄く形成されることがコストの点で好ましい。

【0026】接続パッド4の形状は、図1に示すように、セラミック多層基板1の中心部で略円形であり、中心部の周囲でセラミック多層基板1の中心(中心O)からの放射線6の方向に長軸を有する略楕円状となっている。この場合、中心からの距離が30mm程度までの中心部の接続パッド4が略円形であるのがよい。30mmを超える部分の接続パッド4が略円形であると、セラミック多層基板1の収縮により貫通導体2と接続パッド4との位置がずれてこれらが接続されにくくなる。

【0027】例えば、1辺が75mmを超える長方形のプローブカードの場合、中心部の最小の接続パッド4の直径を1とすると、中心部の周囲(中心からの距離が30mm程度を超えた部分)の接続パッド4の楕円の寸法比率は、短軸の寸法を固定して、長軸が1.1~1.5倍の範囲内で漸次大きくなるようにするのがよい。長軸が1.1倍未満では、収縮ばらつきにより、貫通導体2と接続パッド4とが接続されないものが発生する。1.5倍を超えると、外周部の接続パッド4が大きくなり、隣接する接続パッド4との間隔が小さくなり、隣接する接続パッド4同士がショートし易くなる。また、接続パッド4の外形寸法を大きくする場合、短軸と長軸の両方を漸次大きくするようにしてもよい。

【0028】また、図1に示すように、接続パッド4の

外形寸法はセラミック多層基板1の中心からの距離に比例して漸次大きくなっている。略楕円状の接続パッド4の場合、放射線上における外形寸法の大型化の度合いは1.2~1.4mm/mm程度、即ち比例定数として1.2~1.4がよい。1.2mm/mm未満では、外周側にいくほどセラミック多層基板1の収縮により貫通導体2と接続パッド4との位置がずれてこれらが接続されにくくなる。1.4mm/mmを超えると、外周側にいくほど接続パッド4が急激に大きくなり、隣接する接続パッド4同士がショートし易くなるか、またはセラミック多層基板1が大型化する。

【0029】また、接続パッド4の放射線上における外形寸法の大型化の度合いは、中心からの距離に関して、上記のように1次関数的な比例関係に限らず、セラミック多層基板1の材料や製法等によっては2次関数的な比例関係にすることもできる。

【0030】本発明の構成の接続パッド4を設けるプローブカードとしては、1辺が75~200mm程度のものが好適である。75mm未満では、セラミック多層基板1の収縮が小さいため、貫通孔2と接続パッド4とのずれが小さくなり、本発明の構成とすることの意味がなくなる。200mmを超えると、セラミック多層基板1の収縮による貫通孔2の位置が中心からの放射線方向にばらつくだけでなく、放射線方向に対して垂直方向でのばらつきが大きくなり、貫通導体2と接続パッド4とが接続されないものが発生する。

【0031】本発明において、半導体集積回路の電極は、薄膜プローブ電極3の導体パンプ5を介してプローブカードと接続される。この導体パンプ5は、Pb-Sn, Sn-Ag-Cu等から成る半田やAu等によって形成される。また導体パンプ5の代わりに微少なスプリングピン等を用いてもよい。

【0032】また本発明では、セラミック多層基板1の内部に、貫通導体2に接続されて薄膜プローブ電極3に動作試験用の信号を伝送する内部配線層(図示せず)が形成されているが、これはW, Mo-Mn等の金属ペーストをセラミックグリーンシートに印刷塗布し焼成して成るメタライズ層等から成る。

【0033】

【実施例】本発明の実施例を以下に説明する。

【0034】(実施例)本発明のプローブカードを以下の工程[1]~[5]により作製した。

【0035】[1]ムライトセラミックスから成るセラミックグリーンシートに、その上下面を導通させるための貫通導体2用の貫通孔を形成し、このセラミックグリーンシートの貫通孔や内部配線層等となる配線パターン部にタングステン導体ペーストを印刷塗布した。このセラミックグリーンシートを配線パターンが電気的に接続されるように積層し、約1500℃の温度で焼成し、セラミック多層基板1を得た。焼成後のセラミック多層基

板1の平面視における大きさは80mm×62mmで、断面が円形の貫通導体2の開口部の直径は75μmとした。

【0036】[2] このセラミック多層基板1の主面をアルミナの砥粒を用いて研磨し、算術平均粗さが0.1μmとなるようにした。

【0037】[3] セラミック多層基板1の研磨された主面に、スパッタリング法によって、厚さ0.1μmのTi層（密着金属層）、厚さ2μmのTi-W合金層（拡散防止層）、厚さ4μmのCu層（主導体層）を順次成膜し、フォトリソグラフィ法およびエッチング法によりパターン加工して薄膜プローブ電極3を形成した。薄膜プローブ電極3の接続パッド4の直径は、セラミック多層基板1の中心から半径30mm（直径60mm）の円を境界にして、内側の接続パッド4を直径300μmの略円形とし、外側の接続パッド4は中心からの放射線の方に長軸を有する楕円状とした。このとき、直径60～80mmの範囲では長軸360μm、短軸320μm、直径80～100mmの範囲では長軸420μm、短軸340μmとした。

【0038】[4] 主導体層であるCu層の表面が酸化しないように、無電解メッキによって厚さ2μmのNiメッキ層および厚さ0.2μmのAuメッキ層を順次被着させた。

【0039】[5] 薄膜プローブ電極3の引き出し線の先端部にPb-Sn半田バンプを形成した。

【0040】上記実施例にて作製したプローブカードにおいて、セラミック多層基板1の収縮ばらつきによって、貫通導体2の開口部の位置が設計座標から外れても、プローブカード中心部の周囲で、中心からの距離に比例して楕円状の接続パッド4の長軸径を短軸径よりも漸次大きくしているため、全ての貫通導体2と全ての接続パッド4は電氣的に接続された。

【0041】このプローブカードによって、7.5mm×7mmの大きさの半導体集積回路を、横9行×縦7列の合計63個一括で電気検査することができた。

【0042】なお、本発明は上記実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々の変更を行なうことは何等差し支えない。

【0043】

【発明の効果】本発明は、薄膜プローブ電極は半導体集積回路の電極パッドに接触させる導体バンプと貫通導体に引き出し線を介して接続された接続パッドとから構成されており、接続パッドの外形寸法はセラミック多層基板の中心からの距離に比例して漸次大きくなっており、接続パッドの形状はセラミック多層基板の中心部で略円形であるとともにその周囲でセラミック多層基板の中心からの放射線の方に長軸を有する略楕円状であることから、貫通導体および内部配線層が形成されたセラミック多層基板の主面にマスクを用いた薄膜形成法により薄膜プローブ電極を形成する際に、貫通導体の開口部が設計位置からずれたとしても、接続パッドの外形寸法はセラミック多層基板の各個所でのずれの度合いを見込んだものとなっているので、貫通導体の開口部に接続パッドをほぼ正確に位置合わせして接続させることができる。

【0044】また、接続パッドの外形寸法はセラミック多層基板の中心から離れるに伴って漸次大きくなっており、接続パッドの形状はセラミック多層基板の中心部で略円形であり、外周部でセラミック多層基板の中心からの放射線の方に長軸を有する略楕円状となっているため、薄膜プローブ電極の占有面積を小さくでき、また貫通導体と接続パッドが確実に接続される高密度配線を有した大型のプローブカードを提供することができる。

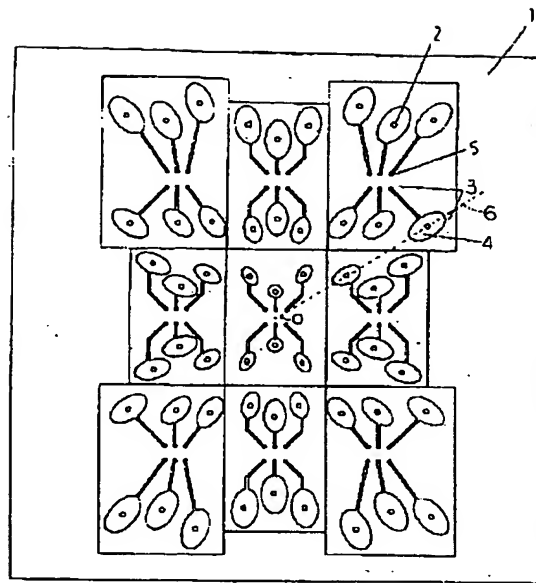
【図面の簡単な説明】

【図1】本発明のプローブカードの平面図である。

【符号の説明】

- 1：セラミック多層基板
- 2：貫通導体
- 3：薄膜プローブ電極
- 4：接続パッド
- 5：導体バンプ

(図1)



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINE(S) OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**